

S4 1 PN="59-144169"  
?t 4/5/1

4/5/1

DIALOG(R)File 347:JAPIO

(c) 2002 JPO & JAPIO. All rts. reserv.

01432569 \*\*Image available\*\*  
SOLID STATE IMAGE PICKUP ELEMENT

PUB. NO.: 59-144169 [JP 59144169 A]  
PUBLISHED: August 18, 1984 (19840818)  
INVENTOR(s): MIYAZAWA TOSHIO  
IMAI KAZUNORI  
APPLICANT(s): HITACHI LTD [000510] (A Japanese Company.or Corporation), JP  
(Japan)  
APPL. NO.: 58-017363 [JP 8317363]  
FILED: February 07, 1983 (19830207)  
INTL CLASS: [3] H01L-027/14; H04N-005/30  
JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 44.6  
(COMMUNICATION -- Television)  
JAPIO KEYWORD:R097 (ELECTRONIC MATERIALS -- Metal Oxide Semiconductors,  
MOS)  
JOURNAL: Section: E, Section No. 284, Vol. 08, No. 272, Pg. 161,  
December 13, 1984 (19841213)

#### ABSTRACT

PURPOSE: To prevent the production of a noise produced due to the invasion of leakage light by sweeping and resetting noise charge, then reading out a signal, shifting the signal charge to a horizontal one line capacity and isolating it form a picture element unit.

CONSTITUTION: A signal read-out bias voltage is applied to a source input terminal 21, a reset pulse signal is applied to a gate input terminal 20, refuge capacities corresponding to vertical signal lines 5a, 5b, 5c are connected to the bias voltage to reset the both voltages, thereby cancelling the noise. Then, an MOS transistor 22 is turned OFF to disconnect from the bias voltage, a vertical gate pulse signal is then applied to the line selected by a shift register 10, and signal charge is read out at a refuge capacity 18 corresponding to the lines 5a, 5b, 5c in a photodiode 2. Then, the lines 5a, 5b, 5c are isolated from the capacity 18.

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—144169

⑬ Int. Cl.<sup>3</sup>  
H 01 L 27/14  
H 04 N 5/30

識別記号

庁内整理番号  
6819—5F  
6940—5C

⑭ 公開 昭和59年(1984) 8月18日

発明の数 1  
審査請求 未請求

(全 5 頁)

⑮ 固体撮像素子

⑯ 特 願 昭58—17363

⑰ 出 願 昭58(1983) 2月7日

⑱ 発 明 者 宮沢敏夫

茂原市早野3300番地株式会社日  
立製作所茂原工場内

⑲ 発 明 者 今井和典

茂原市早野3300番地株式会社日  
立製作所茂原工場内

⑳ 出 願 人

株式会社日立製作所  
東京都千代田区丸の内1丁目5  
番1号

㉑ 代 理 人 弁理士 高橋明夫

明 細 書

発明の名称 固体撮像素子

特許請求の範囲

光信号を電荷に変換、蓄積するフォトダイオードと垂直スイッチMOSトランジスタとで形成された画素が行および列方向に多数配列され、前記画素を水平シフトレジスタおよび垂直シフトレジスタにより選択させて水平スイッチMOSトランジスタで信号電流を外部に出力するように構成された固体撮像素子において、前記垂直信号線と水平スイッチMOSトランジスタとの間に入射光に対して遮光させかつ垂直信号線と水平スイッチMOSトランジスタとをスイッチにより接続、遮断する容量を有する遮断容量部と、前記フォトダイオードの読み出しを行なう直前に垂直信号線の電位をリセットする掃き出し回路とを設けたことを特徴とする固体撮像素子。

発明の詳細な説明

(発明の利用分野)

本発明は固体撮像素子、特に垂直スミアの発生

を防止した固体撮像素子に関するものである。

(従来技術)

第1図は従来より提案されているMOS形あるいはX-Yアドレス方式固体撮像素子と称されている固体撮像素子の一例を示す各部基本回路構成図である。同図において、固体撮像素子1は、光を電気信号に変換するフォトダイオード2と、このフォトダイオード2の信号電荷を移動させる垂直スイッチMOSトランジスタ3とによつて構成される画素4が行および列方向に各多数個配列され、これらの各画素4は垂直信号線5a, 5b, 5cおよび水平ゲート線6a, 6b, 6cに接続され、そして、垂直信号線5a, 5b, 5cは信号電荷読み出し用水平スイッチMOSトランジスタ7を介して水平信号線8に前記信号電荷に対応する出力を読み出す水平選択パルスを順次出力させる水平シフトレジスタ9に接続され、一方、垂直ゲート線6a, 6b, 6cは各フォトダイオード2から信号電荷を読み出す各垂直スイッチMOSトランジスタ3に垂直選択パルスを順次出力させ

る垂直シフトレジスタ10に接続されて構成されている。

このように構成された固体撮像素子は、水平シフトレジスタ9および垂直シフトレジスタ10によつて選択された各画素4にビデオバイアス11から負荷抵抗12、水平信号線8および水平スイッチMOSトランジスタ7を通して充電電流が流れ、負荷抵抗12による電圧降下分を光信号として検出し、コンデンサ13を介してプリアンプ14で増幅され、出力端子15から信号電流が出力される。

しかしながら、前述した構成による固体撮像素子には、特性上の問題の一つとして垂直スミアと称される雑音がある。すなわち、テレビカメラとして用いた場合、画素部を構成するフォトダイオード2以外の部分、つまりフォトダイオード2とMOSトランジスタ3とからなる各画素(光電変換素子)4の隙間部分からこの画素4内に光が入り込み、MOSトランジスタ3のドレインの近傍で光電子を発生させ、この光電子が拡散ないしド

リフトにより、ドレインに入り込み、垂直スミアを発生させ、その画面の縦方向に淡い類似信号として観測される。

このような垂直スミア雑音を除去する手段として、この雑音を信号読み出しする以前に除去するいわゆる掃き出し法が考えられるが、従来のMOS形固体撮像素子で掃き出し法を行なおうとすると、XYアドレス方式では水平一行を同時に垂直信号線5aに読み出した後、水平方向に一画素ずつ出力する方式であるため、掃き出しを行なつても最初の画素信号に対しては有効であるが、次の垂直信号線5b、5cに読み出されてから出力されるまで時間のあるものはその間に類似信号が混入してしまう。これを回避するには水平一行の信号を読み出し後、ただちに画素部と分離する必要があった。しかし、この場合には、固体撮像素子が純粋なMOS形ではなく、水平走査部にはCCDを用いているため、プロセス的に困難であつた。

〔発明の目的〕

したがつて本発明は、前述した従来の問題に鑑

みてなされたものであり、その目的とするところは漏洩光の侵入によつて生じる垂直スミア等の雑音の発生を防止した固体撮像素子を提供することにある。

〔発明の概要〕

このような目的を達成するために本発明は、垂直信号線に蓄積された垂直スミア等の雑音電荷を掃き出しリセットした後、信号読み出しを行ない、その信号電荷を水平一行の容量に移し、画素部と分離することにより、垂直スミアを解消したものである。

〔発明の実施例〕

次に図面を用いて本発明の実施例を詳細に説明する。

第2図は本発明による固体撮像素子の一例を示す各部基本回路構成図であり、第1図と同記号は同一要素となるのでその説明は省略する。同図において、各水平スイッチMOSトランジスタ7と画素部4'の各垂直信号線5a、5b、5cとの間には、各ゲートの入力端子16にパルス信号を印加

してオン状態のとき、各垂直信号線5a、5b、5cと各水平スイッチMOSトランジスタ7とを電気的に接続させる第1のMOSトランジスタ17と、各第1のMOSトランジスタ17のドレインとアースとの間に形成された退避容量18とを有する退避容量部19が設けられている。また、この各垂直信号線5a、5b、5cの他端部には、各ゲートの入力端子20にパルス信号を印加してオン状態のとき、各ソースの入力端子21に印加されるバイアス電圧を各垂直信号線5a、5b、5cに印加させる第2のMOSトランジスタ22からなる掃き出し回路23が設けられている。

このように構成された固体撮像素子において、まず、退避容量部19の入力端子16に第3図(a)に示すパルス信号 $\phi_{C1}$ を印加し、各第1のMOSトランジスタをオンさせ、各垂直信号線5a、5b、5cと対応する各退避容量18とを接続する。次に掃き出し回路23のソース入力端子21に信号読み出し用のバイアス電圧 $V_v$ を印加するとともに、ゲート入力端子20に第3図(b)に示すリセッ

トパルス信号 $\phi C_1$ を印加し、各垂直信号線5a, 5b, 5cと対応する各退避容量18とをバイアス電圧 $V_v$ に接続して両者の電位をリセットし、垂直スミア等の雑音をキャンセルする。次に、給き出し回路23の各第2のMOSトランジスタ22をオフにしてバイアス電圧 $V_v$ との接続を断つた後、垂直シフトレジスタ10により選択された行に第3図(c)に示す垂直ゲートパルス信号 $\phi VBU_1$ を加え、各フォトダイオード2内から各垂直信号線5a, 5b, 5cと対応する退避容量18に信号電荷を読み出す。引き続き退避容量部19のバルス信号 $\phi C_1$ をローレベルにし、垂直信号線5a, 5b, 5cと退避容量18とを分離する。すなわち、各退避容量18には垂直スミア等の雑音のない信号電荷が蓄えられることになる。しかる後、第3図(d)に示すような水平シフトレジスタ9の読み出しパルス信号 $\phi H$ により退避容量18の信号電荷を順次読み出す。したがって、出力信号は垂直スミア等の雑音の含まない純粋な光電変換信号のみが得られることになる。

6a, 6b, 6c...水平ゲート線、7...水平スイッチMOSトランジスタ、8...水平信号線、9...水平シフトレジスタ、10...垂直シフトレジスタ、11...ビデオバイアス、12...負荷抵抗、13...コンデンサ、14...プリアンプ、15...出力端子、16...入力端子、17...第1のMOSトランジスタ、18...退避容量、19...退避容量部、20, 21...入力端子、22...第2のMOSトランジスタ、23...給き出し回路。

代理人 弁理士 高 橋 明 夫



( 発 明 の 効 果 )

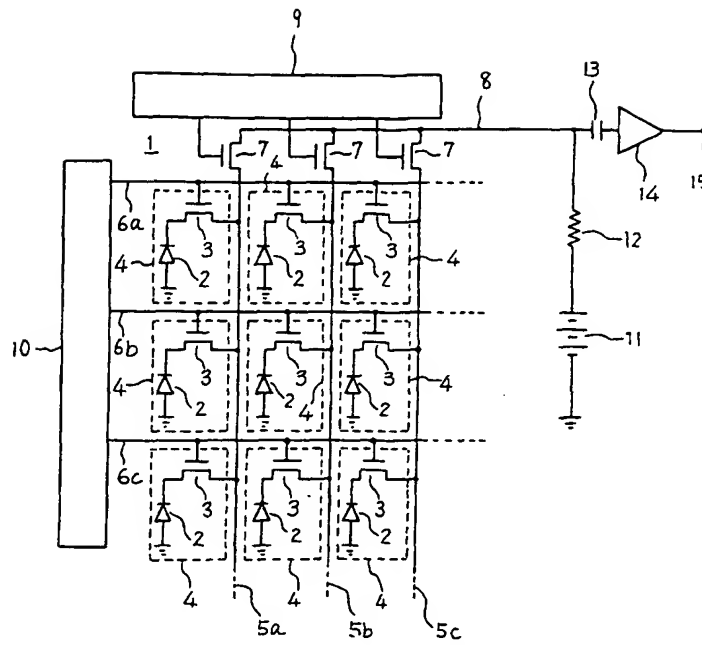
以上説明したように本発明によれば、フォトダイオード内の信号電荷を垂直信号線に移す前に垂直信号線をリセットし、垂直スミア等の雑音電荷をキャンセルするため、垂直スミアのない信号電荷を垂直信号線内に蓄えることができ、また、退避容量に信号電荷を移した後、両端部と切り離すため、水平方向読み出し時に垂直スミアが入ることもなくなる。したがって、垂直スミアの発生を防止することができるという極めて優れた効果が得られる。

図面の簡単な説明

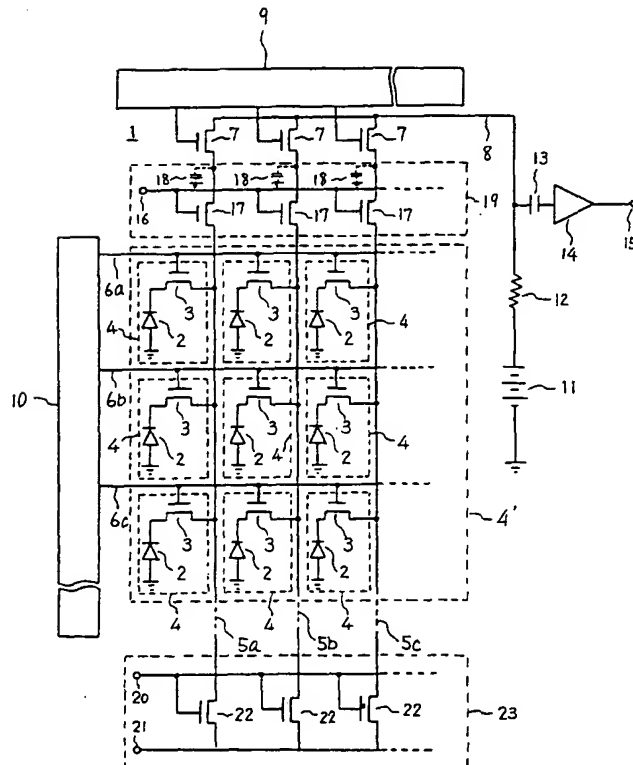
第1図は従来の固体撮像素子の一例を示す要部基本回路構成図、第2図は本発明による固体撮像素子の一例を示す要部基本回路構成図、第3図は第2図に示す固体撮像素子に印加するパルス信号の一例を示す図である。

1...固体撮像素子、2...フォトダイオード、3...垂直スイッチMOSトランジスタ、4...画素、4'...画素部、5a, 5b, 5c...垂直信号線、

第 1 図



第 2 図



第3図

